

W55RP20 数据手册

Version 1.0.0

目 录

1	介绍	6
2	描述	7
3	引脚布局.....	8
3.1	引脚分布	8
3.2	引脚说明	8
4	功能概述.....	13
4.1	系统架构	13
4.2	启动顺序	13
4.2.1	Bootrom	14
4.3	存储器	14
4.3.1	只读存储器.....	15
4.3.2	静态随机存取存储器.....	15
4.3.3	Flash	15
4.4	DMA	16
4.5	电源和复位.....	16
4.5.1	电源供应器.....	16
4.5.2	功率控制	16
4.5.3	复位.....	16
4.6	时钟.....	17
4.6.1	时钟.....	17
4.6.2	晶体振荡器 (XOSC)	17
4.6.3	环形振荡器 (ROSC)	17
4.6.4	PLL	17
4.7	GPIO	17
4.8	PIO	18
4.9	外设.....	19
4.9.1	USB.....	19
4.9.2	UART	20
4.9.3	I2C	21
4.9.4	SPI.....	23
4.9.5	PWM	24
4.9.6	Timer	25
4.9.7	Watchdog	26
4.9.8	RTC.....	26
4.9.9	ADC	27
4.9.10	SSI.....	27
4.10	TCP/IP 卸载引擎 (TOE)	28
5	机械标准.....	29
5.1	包装标识	29
5.2	推荐的 PCB 封装.....	29
5.3	焊料轮廓	30
5.4	电气特性	31
5.4.1	绝对最大额定值	31
5.4.2	ESD 性能.....	31
5.4.3	热性能	31

5.4.4	GPIO 电气特性.....	31
5.4.5	电源.....	34
5.4.6	功耗.....	34
5.4.7	变压器特性.....	35
5.4.8	MDIX	35
文档历史信息.....		36

插图清单

图 1 W55RP20 芯片 7

图 2 W55RP20 引脚布局..... 8

图 3 W55RP20 系统架构..... 13

图 4 存储器映射..... 14

图 5 包装尺寸..... 29

图 6 分类图谱（未按比例绘制） 30

图 7 变压器类型..... 35

列表清单

表 1 W55RP20 的特征和外围设备数量	7
表 2 引脚类型.....	8
表 3 W55RP20 引脚说明.....	9
表 4 闪存存储器结构	15
表 5 通用输入/输出 (GPIO) 功能定义	17
表 6 USB 寄存器列表	19
表 7 UART 寄存器列表.....	20
表 8 I2C 寄存器列表	21
表 9 SPI 寄存器列表	23
表 10 PWM 寄存器列表.....	24
表 11 定时器寄存器列表	25
表 12 看门狗寄存器列表	26
表 13 RTC 寄存器列表	26
表 14 ADC 寄存器列表	27
表 15 SSI 注册列表	27
表 16 QFN68 封装的不同型号	29
表 17 焊料轮廓值	30
表 18 数字输入/输出 (IO) 和 TOE 块的绝对最大额定值	31
表 19 所有引脚的 ESD 性能	31
表 20 热性能.....	31
表 21 数字输入/输出特性-标准型及 FT	31
表 22 USB IO 特性.....	33
表 23 ADC 特性	33
表 24 方波输入时的振荡器引脚特性	33
表 25 TOE W5500 IO 特性	34
表 26 TOEW5500 晶体特性.....	34
表 27 电源规格	34
表 28 变压器特性	35

1 介绍

该芯片是一款系统级封装 (SiP) 解决方案，集成了 WIZnet 的 W5500 以太网控制器和 Raspberry Pi 的 RP2040 微控制器，为物联网设备和智能应用提供联网和处理功能。W5500 支持硬件 TCP/IP 协议栈，简化了网络连接和通信管理，并提供了无需外部存储器的高效解决方案。RP2040 采用双核 ARM Cortex-M0+ 处理器，具有快速数据处理和多任务处理能力，可同时处理多项任务。

该芯片的设计兼容各种编程环境，支持 Python 和 C/C++ 等语言，使开发人员更容易实现应用。此外，它还支持各种外部接口和 GPIO、ADC、UART、SPI 和 I2C，便于与传感器、执行器和其他外围设备连接。

主要功能

- 双 ARM Cortex-M0+ 内核，主频最高可达 133MHz
- 全硬件 TCP/IP 协议栈
- 2MByte 片上闪存
- 264kB 片上 SRAM 由六个独立的存储体组成
- DMA 控制器
- 完全连接的 AHB 总线
- 插值器和整数除法器外设
- 片上可编程 LDO 以产生内核电压
- 2 个片上 PLL，用于生成 USB 和内核时钟
- 23 个 GPIO 引脚，其中 4 个可用作模拟输入
- 外围设备
 - 2 个 UART
 - 2 个 SPI 控制器
 - 2 个 I2C 控制器
 - 16 个 PWM 通道
 - USB 1.1 控制器和 PHY，支持主机和设备
 - 8 个 PIO 状态机
- 支持的网络协议
 - TCP
 - UDP
 - IPv4
 - ICMP
 - ARP
 - IGMP
 - PPPoE

2 描述



图 1 W55RP20 芯片

W55RP20 主时钟频率支持高达 133 MHz 的 CPU 频率，内置 2 MB 闪存和 264 kB SRAM。它包括一个集成的以太网 PHY，共配备 5 个定时器（1 个看门狗定时器和 4 个通用定时器）。

此外，它还支持多达 16 个 PWM 通道和多达 2 个 UART、SPI 和 I2C 通信接口。总共有 8 个 TCP/IP 插座、23 个 GPIO 引脚和 12 个 DMA 通道。工作电压范围为 1.8V 至 3.3V，工作温度范围为 -40°C 至 85°C。有关芯片的具体信息，请参阅 ¹RP2040 数据手册和 ²W5500 数据手册。

SDK 支持 C/C++、MicroPython、CircuitPython、FreeRTOS、Arduino 和 LwIP 等多种开发环境，并提供 AWS、Azure、TLS、SSL、MQTT 和 HTTP 等协议支持。

表 1 W55RP20 的特征和外围设备数量

外设		W55RP20
FLASH		2MB
SRAM		264KB
定时器	看门狗	1
	定时器	4
	PWM	最多 16 个
通信	UART	最多 2 个
	SPI	最多 2 个
	TCP/IP Socket	8
内部 PHY		√
GPIO		23
DMA 通道		12 通道
CPU 频率		最高支持 133MHz
工作电压		1.8V-3.3V
工作温度		-40°C~85°C
封装		QFN68, 8x8mm

¹ RP2040 数据手册链接: https://docs.wiznet.io/Product/ioNIC/W55RP20/documents_md#rp2040-datasheet

² W5500 数据手册链接: <https://docs.wiznet.io/Product/iEthernet/W5500/datasheet>

3 引脚布局

3.1 引脚分布

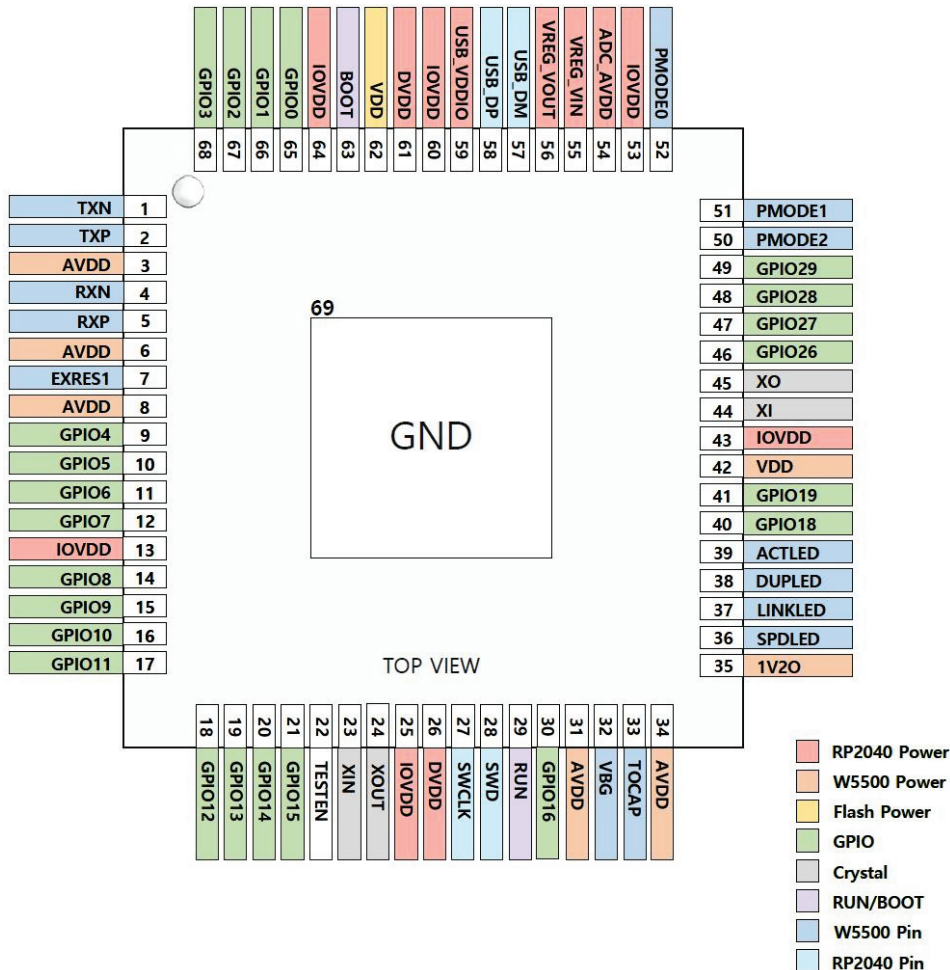


图 2 W55RP20 引脚布局

3.2 引脚说明

表 2 引脚类型

类型	描述
I	输入
O	输出
I/O	输入/输出
A	模拟
电源	3.3V 电源
GND	GND

表 3 W55RP20 引脚说明

引脚 编号	引脚 名称	芯片	类型	描述
1	TXN	W5500	AO	TXP/TXN 信号对 差分信号传输
2	TXP	W5500	AO	
3	AVDD	W5500	PWR	TOE 模拟 3.3V 电源
4	RXN	W5500	AI	RXP/RXN 信号对 差分信号接收
5	RXP	W5500	AI	
6	AVDD	W5500	PWR	TOE 模拟 3.3V 电源
7	EXRES1	W5500	AI/O	外部参考电阻 该引脚需要连接一个精度为 1%的 12.4KΩ外部参考电阻，为内部模拟电路提供偏压
8	AVDD	W5500	PWR	TOE 模拟 3.3V 电源
9	GPIO4	RP2040	I/O	通用数字输入和输出
10	GPIO5	RP2040	I/O	通用数字输入和输出
11	GPIO6	RP2040	I/O	通用数字输入和输出
12	GPIO7	RP2040	I/O	通用数字输入和输出
13	IOVDD	RP2040	PWR	数字 IO 电源 数字 GPIO 电源， 3.3V
14	GPIO8	RP2040	I/O	通用数字输入和输出
15	GPIO9	RP2040	I/O	通用数字输入和输出
16	GPIO10	RP2040	I/O	通用数字输入和输出
17	GPIO11	RP2040	I/O	通用数字输入和输出
18	GPIO12	RP2040	I/O	通用数字输入和输出
19	GPIO13	RP2040	I/O	通用数字输入和输出
20	GPIO14	RP2040	I/O	通用数字输入和输出
21	GPIO15	RP2040	I/O	通用数字输入和输出
22	TESTEN	RP2040	I	测试模式引脚 接地连接。
23	XIN	RP2040	AI	RP2040 晶振输入/输出 将晶体连接到 RP2040 的晶体振荡器。XIN 也可以用作单端 CMOS 时钟输入，XOUT 断开。USB bo otloader 需要 12MHz 晶体或 12MHz 时钟输入。
24	XOUT	RP2040	AO	
25	IOVDD	RP2040	PWR	数字 IO 电源 数字 GPIO 电源，标称电压 3.3V
26	DVDD	RP2040	PWR	数字核心电源 标称电压 1.1V。可以连接到 VRE G_VOUT 或其他板级电源。
27	SWCLK	RP2040	O	调试时钟/数据
28	SWD	RP2040	I/O	

引脚编号	引脚名称	芯片	类型	描述
				访问内部串行线调试多点总线。提供对两个进程的调试访问 rs,可用于下载代码
29	RUN	RP2040	I	全局异步复位引脚 低速行驶时重置，高速行驶时运行。如果不需要外部复位，该引脚可以直接连接到 IOVDD。
30	GPIO16	RP2040	I/O	通用数字输入和输出。
31	AVDD	W5500	PWR	TOE 模拟 3.3V 电源
32	VBG	W5500	AO	带隙输出电压
33	TOCAP	W5500	AO	外部参考电容 该引脚必须连接到 4.7uF 电容 而且至该电容的走线尽可能的短一些，从而保证内部信号的稳定
34	AVDD	W5500	PWR	TOE 模拟 3.3V 电源
35	1V20	W5500	PWR	1.2V 输出稳压 该引脚必须连接一个 10nF 电容 这是内部稳压器的输出电压
36	SPDLED	W5500	O	网络速度指示灯 这显示了连接的链路的速度状态。 低：100Mbps 高：10Mbps
37	LINKLED	W5500	O	网络连接指示灯 这显示了链接状态。 低：链接已建立 高：链接未建立
38	DUPLED	W5500	O	全/半双工指示灯 这显示了连接链路的双工状态。 低：全双工模式 高：半双工模式
39	ACTLED	W5500	O	活动状态指示灯 显示数据收/发活动时，物理介质子层载波侦听活动情况 低电平：有物理介质子层的载波侦听信号 高电平：无物理介质子层的载波侦听信号
40	GPIO18	RP2040	I/O	通用数字输入和输出。
41	GPIO19	RP2040	I/O	通用数字输入和输出。
42	VDD	W5500	PWR	TOE 数字 3.3V 电源
43	IOVDD	RP2040	PWR	数字 IO 电源 数字 GPIO 电源，标称电压 3.3V

引脚 编号	引脚 名称	芯片	类型	描述																																							
44	XI	W5500	AI	25MHz 晶体输入/输出 25MHz 晶体和振荡器用于连接这些引脚。																																							
45	XO	W5500	AO																																								
46	GPIO26/ADC0	RP2040	I/O	通用数字输入和输出，带模数转换器功能。																																							
47	GPIO27/ADC1	RP2040	I/O	通用数字输入和输出，带模数转换器功能。																																							
48	GPIO28/ADC2	RP2040	I/O	通用数字输入和输出，带模数转换器功能。																																							
49	GPIO29/ADC3	RP2040	I/O	通用数字输入和输出，带模数转换器功能。																																							
50	PMODE2	W5500	I	PHY 工作模式选择引脚 这个引脚决定了网络工作模式。具体请参考以下表格 默认值：上拉电阻（77kΩ） <table><tr><th colspan="3">PMODE[2:0]</th><th rowspan="2">说明</th></tr><tr><th>2</th><th>1</th><th>0</th></tr><tr><td>0</td><td>0</td><td>0</td><td>10BT 半双工，关闭自动协商</td></tr><tr><td>0</td><td>0</td><td>1</td><td>10BT 全双工，关闭自动协商</td></tr><tr><td>0</td><td>1</td><td>0</td><td>100BT 半双工，关闭自动协商</td></tr><tr><td>0</td><td>1</td><td>1</td><td>100BT 全双工，关闭自动协商</td></tr><tr><td>1</td><td>0</td><td>0</td><td>100BT 半双工，启用自动协商</td></tr><tr><td>1</td><td>0</td><td>1</td><td>未启用</td></tr><tr><td>1</td><td>1</td><td>0</td><td>未启用</td></tr><tr><td>1</td><td>1</td><td>1</td><td>所有功能，启用自动协商</td></tr></table>	PMODE[2:0]			说明	2	1	0	0	0	0	10BT 半双工，关闭自动协商	0	0	1	10BT 全双工，关闭自动协商	0	1	0	100BT 半双工，关闭自动协商	0	1	1	100BT 全双工，关闭自动协商	1	0	0	100BT 半双工，启用自动协商	1	0	1	未启用	1	1	0	未启用	1	1	1	所有功能，启用自动协商
PMODE[2:0]			说明																																								
2	1	0																																									
0	0	0	10BT 半双工，关闭自动协商																																								
0	0	1	10BT 全双工，关闭自动协商																																								
0	1	0	100BT 半双工，关闭自动协商																																								
0	1	1	100BT 全双工，关闭自动协商																																								
1	0	0	100BT 半双工，启用自动协商																																								
1	0	1	未启用																																								
1	1	0	未启用																																								
1	1	1	所有功能，启用自动协商																																								
51	PMODE1	W5500	I																																								
52	PMODE0	W5500	I																																								
53	IOVDD	RP2040	PWR	数字 IO 电源 数字 GPIO 电源，标称电压 3.3V。																																							
54	ADC_AVDD	RP2040	PWR	ADC 电源 模数转换器电源，标称电压 3.3V。 电压调节器输入电源																																							
55	VREG_VIN	RP2040	PWR	电压调节器输入 内部核心电压调节器的电源输入，标称电压为 1.8V 至 3.3V。																																							
56	VREG_VOUT	RP2040	PWR	电压调节器输出 内部核心电压调节器的功率输出，标称电压 1.1V，最大电流 100mA。																																							
57	USB_DM	RP2040	I/O	USB 控制器，支持全速设备和全速/低速主机。 27Ω串联端子。																																							
58	USB_DP	RP2040	I/O																																								

引脚 编号	引脚 名称	芯片	类型	描述
				每个引脚上都需要电阻器，但内部提供总线上拉和下拉。
59	USB_VDD	RP2040	PWR	USB 电源 内部 USB 全速 PHY 的电源，标称电压 3.3V
60	IOVDD	RP2040	PWR	数字 IO 电源 数字 GPIO 电源，标称电压 3.3V
61	DVDD	RP2040	PWR	数字核心电源，标称电压 1.1V。可以连接到 VREG_VOUT 或其他板级电源
62	VDD	Flash	PWR	闪存电源
63	BOOT	RP2040	I	BOOT 引脚 在通电和复位期间，如果 BOOT 引脚为低，则设备进入 BOOTSEL 模式
64	IOVDD	RP2040	PWR	数字 IO 电源 数字 GPIO 电源，标称电压 3.3V
65	GPIO0	RP2040	I/O	通用数字输入和输出。
66	GPIO1	RP2040	I/O	通用数字输入和输出。
67	GPIO2	RP2040	I/O	通用数字输入和输出。
68	GPIO3	RP2040	I/O	通用数字输入和输出。
69	GND	Common	GND	地

4 功能概述

- 外部存储器执行：代码可通过 SPI、I2C 或 QSPI 接口直接从外部存储器执行。
- 调试接口：可通过 SWD 接口实现。
- 内部 SRAM：可寻址 264 kB 区域，分为 6 个存储单元，支持并行访问。
- DMA 总线主控器：可将重复的数据传输任务从处理器上卸载下来。
- GPIO 控制：可以直接驱动，也可以通过各种专用逻辑功能驱动。
- PIO 控制器：可以提供多种 I/O 功能。
- USB 控制器：通过集成的 PHY 在软件控制下提供 FS/LS 主机或设备连接。
- ADC：有 4 个 ADC 输入与 GPIO 引脚共享。
- PLLs：两个 PLL 提供固定 48MHz 时钟给 USB 或 ADC，以及高达 133MHz 的系统时钟。
- 内部稳压器：提供核心电压，因此最终产品只需提供 IO 电压。

4.1 系统架构

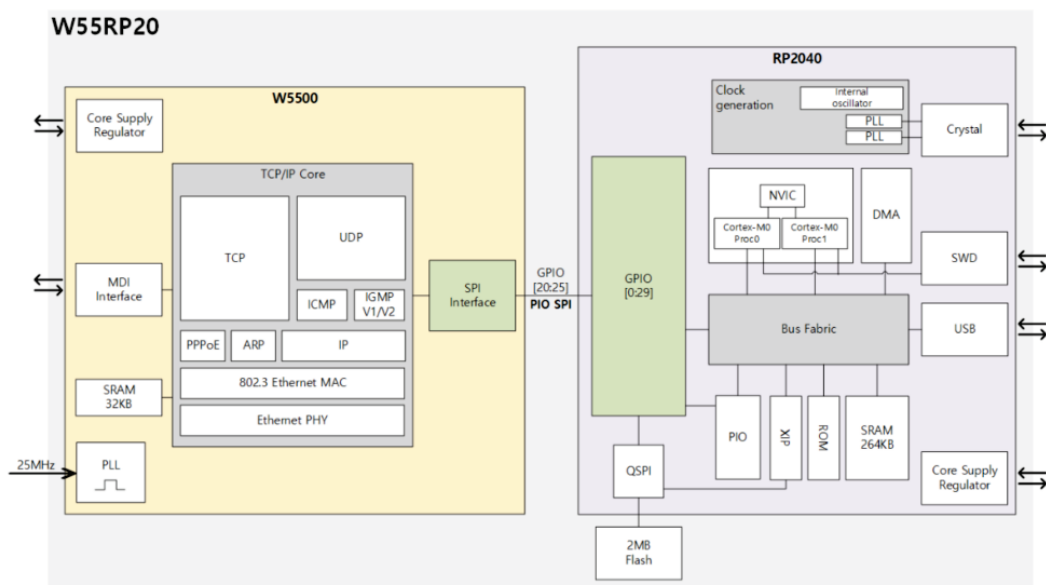


图 3 W55RP20 系统架构

4.2 启动顺序

W55RP20 的启动序列涉及多个组件的协同运作，直至处理器复位并执行启动存储器（bootrom）。在处理器开始执行之前，启动存储器（bootrom）会按照以下顺序启动：

- 给芯片供电，RUN 引脚变为高电平。
- 片上稳压器会等待，直至数字内核电源（DVDD）稳定下来。
- 上电状态机启动，然后引导程序存储器（bootrom）开始执行。

4.2.1 Bootrom

引导程序存储器(Bootrom) 是芯片内部的一个 16 KB 的嵌入式软件，负责启动序列中的“处理器控制”阶段。它具备以下功能：

- 处理器核心 0 初始启动序列
- 处理器核心 1 低功耗等待与启动协议
- 支持 UF2 的 USB MSC 类规范兼容型引导加载程序，用于将代码/数据下载到闪存或随机存取存储器 (RAM)
- 用于高级管理的 USB PICOBOOT 引导加载程序接口
- 编程和操作外部闪存的例程
- 快速浮点库
- 快速位计数/操作函数
- 快速内存填充/复制函数

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 2.7 节“启动序列”以及第 2.8 节“启动存储器”。

4.3 存储器

W55RP20 芯片包含 16 K 字节的只读存储器 (ROM)、264 K 字节的静态随机存取存储器(SRAM)以及 2M 字节的闪存 (Flash)。

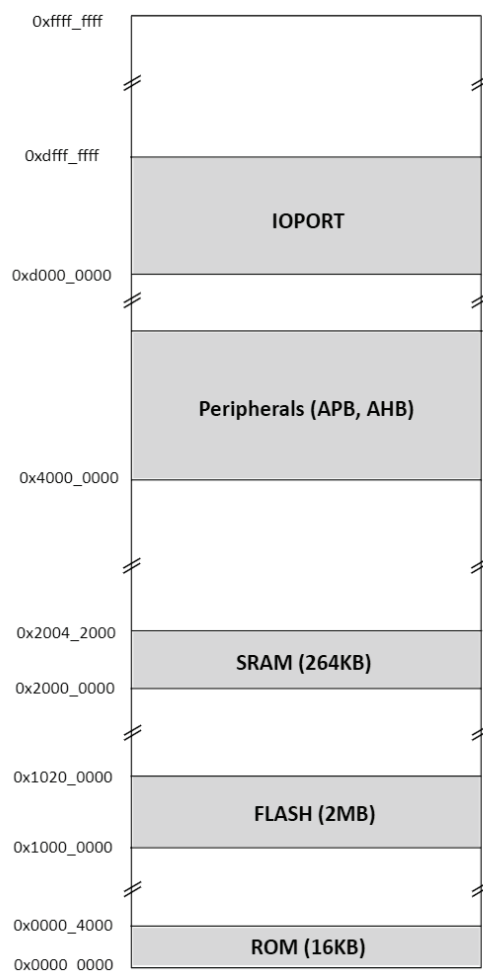


图 4 存储器映射

4.3.1 只读存储器

该只读存储器（ROM）位于地址 0x0000_0000 处，并包含以下组件：

- 初始启动流程
- 闪存启动序列
- 闪存编程例程
- 支持 UF2 标准的 USB 大容量存储设备
- 诸如快速浮点运算之类的实用库

4.3.2 静态随机存取存储器

SRAM 位于地址 0x2000_0000 处，并被组织成四个 64KB 的存储单元组和两个 4KB 的存储单元组。

4.3.3 Flash

闪存位于地址 0x1000_0000 处，并可通过 QSPI 接口通过 XIP 进行访问。

- 100,000 次编程/擦除循环
- 20 年的数据保持时间

表 4 闪存存储器结构

块编号	扇区编号	地址范围	
31	511	1FF000H	1FFFFFFH
	...	...	...
	496	1F0000H	1F0FFFFH
30	495	1EF000H	1EFFFFFFH
	...	...	...
	480	1E0000H	1E0FFFFH
...	...	...	...
	...	...	...
	...	...	...
...	...	...	...
	...	...	...
	...	...	...
2	47	02F000H	02FFFFFFH
	...	...	...
	32	020000H	020FFFFH
1	31	01F000H	01FFFFFFH
	...	...	...
	16	010000H	010FFFFH
0	15	00F000H	00FFFFFFH
	...	...	...
	0	000000H	000FFFFH

闪存访问功能如下所述。有关使用此功能的详细示例，请参阅 ³RP2040 闪存示例。

```
void flash_range_erase(uint32_t flash_offs, size_t count);
void flash_range_program(uint32_t flash_offs, const uint8_t *data, size_t count);
```

³ RP2040.Flash.示例链接:https://github.com/raspberrypi/pico-examples/blob/master/flash/program/flash_program.c

4.4 DMA

W55RP20 的直接内存访问 (DMA) 控制器能够处理大规模数据传输, 使处理器能够切换至其他任务或低功耗状态。它通过 12 个独立通道支持内存到外设、外设到内存以及内存到内存的传输。每个通道都有用于编程和监控的控制和状态寄存器。DMA 每个时钟周期能够读写最多 32 位数据, 从而提高了数据传输速率。

欲获取更详尽的信息, 请查阅 RP2040 数据手册中的第 2.5 节 “DMA”。

4.5 电源和复位

4.5.1 电源供应器

在大多数应用中, 这些电源中的部分是可以合并并连接到一个单一电源的。IOVDD、USB_VDD 和 ADC_AVDD 可以直接从单一 3.3V 电源供电。DVDD 是通过片内电压调节器从 3.3V 电源进行调节的。VREG_OUT 应连接到 DVDD 引脚。

详细供电参数在第 5.4.5 节 “电源供应” 中给出。

欲获取更详尽的信息, 请查阅 RP2040 数据手册中的第 2.9 节 “电源供应” 以及第 5.6 节 “电源供应”。

4.5.2 功率控制

以下方法可用于降低 W55RP20 中的动态功耗:

- 对单个外设和功能块进行顶层时钟门控
- 基于处理器睡眠状态自动控制顶层时钟门控
- 实时更改系统时钟频率或系统时钟源
- 零动态功耗休眠状态, 在 GPIO 事件或 RTC 中断触发时唤醒

以下方法可用于降低 W55RP20 中的静态功耗:

- 将记忆存储至状态保持关机状态
- 对支持此功能的外设 (例如 ADC、温度传感器) 进行电源门控操作

欲获取更详尽的信息, 请查阅 RP2040 数据手册中的第 2.11 节 “功率控制”。

4.5.3 复位

W55RP20 芯片级复位子系统会将整个芯片恢复至初始状态。这种情况会在以下条件下发生:

- 初始开机
- 在电源供应出现电压下降事件期间
- 芯片的 RUN 引脚被拉低
- 通过 Rescue 调试端口

该子系统有两个复位输出: rst_n_psm 和 rst_n_dp。rst_n_psm 会复位整个芯片 (除了调试端口), 而 rst_n_dp 则只会复位 Rescue DP。在初始上电、过热事件以及 RUN 引脚处于低电平时, 这两个输出均保持低电平状态。此外, rst_n_psm 可通过 Rescue DP 保持低电平状态。

欲获取更详尽的信息, 请查阅 RP2040 数据手册中的第 2.12 节 “芯片级复位”。

4.6 时钟

4.6.1 时钟

W55RP20 的时钟模块为芯片的内部和外部组件提供独立的时钟信号。它能够接收多个时钟源，并允许独立启动或停止时钟信号。

时钟源包括片内环形振荡器、晶体振荡器、外部时钟以及锁相环路（PLL）。时钟发生器特性允许选定的时钟源被分频并相应地输出。

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 2.15 节“时钟”。

4.6.2 晶体振荡器（XOSC）

W55RP20 中的 XOSC 使用外部晶体来生成精确的参考时钟。W55RP20 支持 1 MHz 至 15 MHz 范围内的晶体。

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 2.16 节“晶体振荡器（XOSC）”。

4.6.3 环形振荡器（ROSC）

ROSC 是一种片上振荡器，由一个环形的反相器组成。它无需外部元件，通电时会自动启动。

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 2.17 节“环形振荡器（ROSC）”。

4.6.4 PLL

PLL（锁相环）的设计目的是利用一个参考时钟来放大频率，通过一个压控振荡器（VCO）来实现这一功能。由于 VCO 必须在高频（750~1600 MHz）下工作，因此存在两个分频器，即 pll_sys 和 pll_usb，它们会对 VCO 频率进行分频处理，然后再将其分配给时钟发生器。

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 2.18 节“锁相环路（PLL）”。

4.7 GPIO

W55RP20 半导体芯片拥有 23 个多功能通用输入/输出（GPIO）引脚，这些引脚被划分为两个通道。QSPI 通道中的 6 个引脚用于从闪存执行代码。可用的引脚列于下表中。GPIO26、GPIO27、GPIO28 和 GPIO29 还可用作模数转换器的输入引脚。

表 5 通用输入/输出（GPIO）功能定义

GPIO	F1	F2	F3	F4	F5	F6	F7	F9
0	SPI0 RX	UART0 TX	I2C0 SDA	PWM0 A	SIO	PIO0	PIO1	USB OVCUR DET
1	SPI0 CSn	UART0 RX	I2C0 SCL	PWM0 B	SIO	PIO0	PIO1	USB VBUS DET
2	SPI0 SCK	UART0 CTS	I2C1 SDA	PWM1 A	SIO	PIO0	PIO1	USB VBUS EN
3	SPI0 TX	UART0 RTS	I2C1 SCL	PWM1 B	SIO	PIO0	PIO1	USB OVCUR DET
4	SPI0 RX	UART1 TX	I2C0 SDA	PWM2 A	SIO	PIO0	PIO1	USB VBUS DET
5	SPI0 CSn	UART1 RX	I2C0 SCL	PWM2 B	SIO	PIO0	PIO1	USB VBUS EN
6	SPI0 SCK	UART1 CTS	I2C1 SDA	PWM3 A	SIO	PIO0	PIO1	USB OVCUR DET
7	SPI0 TX	UART1 RTS	I2C1 SCL	PWM3 B	SIO	PIO0	PIO1	USB VBUS DET
8	SPI1 RX	UART1 TX	I2C0 SDA	PWM4 A	SIO	PIO0	PIO1	USB VBUS EN

GPIO	F1	F2	F3	F4	F5	F6	F7	F9
9	SPI1 CSn	UART1 RX	I2C0 SCL	PWM4 B	SIO	PIO0	PIO1	USB OVCUR DET
10	SPI1 SCK	UART1 CTS	I2C1 SDA	PWM5 A	SIO	PIO0	PIO1	USB VBUS DET
11	SPI1 TX	UART1 RTS	I2C1 SCL	PWM5 B	SIO	PIO0	PIO1	USB VBUS EN
12	SPI1 RX	UART0 TX	I2C0 SDA	PWM6 A	SIO	PIO0	PIO1	USB OVCUR DET
13	SPI1 CSn	UART0 RX	I2C0 SCL	PWM6 B	SIO	PIO0	PIO1	USB VBUS DET
14	SPI1 SCK	UART0 CTS	I2C1 SDA	PWM7 A	SIO	PIO0	PIO1	USB VBUS EN
15	SPI1 TX	UART0 RTS	I2C1 SCL	PWM7 B	SIO	PIO0	PIO1	USB OVCUR DET
16	SPI0 RX	UART0 TX	I2C0 SDA	PWM0 A	SIO	PIO0	PIO1	USB VBUS DET
18	SPI0 SCK	UART0 CTS	I2C1 SDA	PWM1 A	SIO	PIO0	PIO1	USB OVCUR DET
19	SPI0 TX	UART0 RTS	I2C1 SCL	PWM1 B	SIO	PIO0	PIO1	USB VBUS DET
26	SPI1 SCK	UART1 CTS	I2C1 SDA	PWM5 A	SIO	PIO0	PIO1	USB VBUS EN
27	SPI1 TX	UART1 RTS	I2C1 SCL	PWM5 B	SIO	PIO0	PIO1	USB OVCUR DET
28	SPI1 RX	UART0 TX	I2C0 SDA	PWM6 A	SIO	PIO0	PIO1	USB VBUS DET
29	SPI1 CSn	UART0 RX	I2C0 SCL	PWM6 B	SIO	PIO0	PIO1	USB VBUS EN

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 2.19 节 “GPIO”。

4.8 PIO

W55RP20 内置了两个完全相同的 PIO（可编程输入/输出）模块，其中一个用于与 W5500 进行通信。PIO 是一种功能强大的硬件接口，能够支持多种 I/O 标准，包括：

- 8080 和 6800 并行总线
- I2C 总线
- 3 引脚 I2S 接口
- SDIO 接口
- SPI、DSPI、QSPI 接口
- UART 接口
- DVI 或 VGA 接口

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 3 节 “PIO”。

4.9 外设

4.9.1 USB

W55RP20 芯片集成了一个 USB 1.1 控制器，其工作速度可达全速（12 Mbps）。作为主机时，它能够与低速（1.5 Mbps）和全速设备进行通信。

USB 控制器硬件负责处理底层 USB 协议的相关操作。因此，程序员需要对控制器进行配置，并根据总线上发生的事件来管理数据缓冲区。

USB 寄存器起始地址为 0x50110000（在 SDK 中定义为 USBCTRL_REGS_BASE）。

表 6 USB 寄存器列表

偏移地址	寄存器	描述
0x00	ADDR_ENDP	设备地址和端点控制
0x04	ADDR_ENDP1	中断端点 1 仅适用于主机模式。
0x08	ADDR_ENDP2	中断端点 2 仅适用于主机模式。
...	...	...
0x38	ADDR_ENDP14	中断端点 14 仅适用于主机模式。
0x3c	ADDR_ENDP15	中断端点 15 仅适用于主机模式。
0x40	MAIN_CTRL	主控制寄存器
0x44	SOF_WR	在主机控制器中设置帧起始（Start of Frame）帧编号
0x48	SOF_RD	读取所见到的上一个起始帧（Start of Frame）帧编号
0x4c	SIE_CTRL	SIE 控制寄存器
0x50	SIE_STATUS	SIE 状态寄存器
0x54	INT_EP_CTRL	中断端点控制寄存器
0x58	BUFF_STATUS	缓冲区状态寄存器
0x5c	BUFF_CPU_SHOULD_HANDLE	应该处理哪一个双缓冲区。只有在每个缓冲区都使用单独中断的情况下才有效（即不是针对两个缓冲区分别使用单独中断）。
0x60	EP_ABORT	设备专用：若您希望撤销某个缓冲区，则可将其设置为忽略此端点的缓冲区控制寄存器。
0x64	EP_ABORT_DONE	仅限设备使用：与 EP_ABORT 一同使用。
0x68	EP_STALL_ARM	设备：此位必须与缓冲区控制寄存器中的 STALL 位配合设置，以便在 EP0 上发送 STALL 信号。
0x6c	NAK_POLL	由主机控制器使用。若设备回复“NAK”（禁止/拒绝）信号，则设置在再次尝试前等待的微秒数。
0x70	EP_STATUS_STALL_NAK	设备：当 IRQ_ON_NAK 或 IRQ_ON_STALL 位被设置时，相应的位（即设备的“状态位”）会被置位。
0x74	USB_MUXING	USB 控制器应连接到何处？默认情况下应该是

偏移地址	寄存器	描述
		连接到 PHY（物理层）。
0x78	USB_PWR	在 VBUS 信号未连接至 GPIO 的情况下，针对电源信号的覆盖设置。
0x7c	USBPHY_DIRECT	此寄存器支持对 USB 串行接口控制器（phy）的直接控制。
0x80	USBPHY_DIRECT_OVERRIDE	在 usbphy_direct 中为每个控件启用超载功能
0x84	USBPHY_TRIM	用于调整 USB 串行接口物理层下拉电阻的偏移值。
0x8c	INTR	原始中断
0x90	INTE	中断使能
0x94	INTF	中断强制
0x98	INTS	屏蔽和强制后的中断状态

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 4.1 节“USB”。

4.9.2 UART

W55RP20 半导体芯片具有两个 UART 外设实例，支持以下功能：

- 分离 32 个 8 位的发送 FIFO 和 32 个 12 位的接收 FIFO
- 可编程波特率发生器（最高可达 7.8 Mbaud）
- 标准异步通信位的添加与移除（起始位、停止位、奇偶校验位）
- 空白符检测
- 可编程串行接口（5、6、7、8 位）
- 1 或 2 个停止位
- 可编程硬件流控制

UART0 和 UART1 的寄存器分别从基地址 0x40034000 和 0x40038000 开始（在 SDK 中定义为 UART0_BASE 和 UART1_BASE）。

表 7 UART 寄存器列表

偏移地址	寄存器	描述
0x000	UARTDR	数据寄存器，UARTDR
0x004	UARTRSR	接收状态寄存器/错误清除寄存器，UARTRSR/UARTECR
0x018	UARTFR	标志寄存器，UARTFR
0x020	UARTILPR	IrDA 低功耗计数器寄存器，UARTILPR
0x024	UARTIBRD	波特率寄存器（整型），UARTIBRD
0x028	UARTFBRD	分数波特率寄存器，UARTFBRD
0x02c	UARTLCR_H	行控制寄存器，UARTLCR_H
0x030	UARTCR	控制寄存器，UARTCR
0x034	UARTIFLS	中断 FIFO 水位选择寄存器，UARTIFLS
0x038	UARTIMSC	中断掩码设置/清除寄存器，UARTIMSC
0x03c	UARTRIS	原始中断状态寄存器，UARTRIS
0x040	UARTMIS	屏蔽中断状态寄存器，UARTMIS

偏移地址	寄存器	描述
0x044	UARTICR	中断清除寄存器, UARTICR
0x048	UARTDMACR	DMA 控制寄存器, UARTDMACR
0xfe0	UARTPERIPHID0	UART 外围设备 ID0 寄存器
0xfe4	UARTPERIPHID1	UART 外围设备 ID1 寄存器
0xfe8	UARTPERIPHID2	UART 外围设备 ID2 寄存器
0xfec	UARTPERIPHID3	UART 外围设备 ID3 寄存器
0xff0	UARTPCCELLID0	UART 外围单元 ID0 寄存器
0xff4	UARTPCCELLID1	UART 外围单元 ID1 寄存器
0xff8	UARTPCCELLID2	UART 外围单元 ID2 寄存器
0xffc	UARTPCCELLID3	UART 外围单元 ID3 寄存器

欲获取更详尽的信息, 请查阅 RP2040 数据手册中的第 4.2 节“UART”。

4.9.3 I2C

W55RP20 中的两个完全相同的 I2C 控制器基于 Synopsys DW_app_i2c (v2.0.1) IP 配置, 并支持以下功能:

- 主从模式 (默认为主模式)
- 标准模式、快速模式和快速增强模式
- 默认从机地址 0x055
- 在主模式下支持 10 位地址
- 16 个元素的发送缓冲区
- 16 个元素的接收缓冲区
- 支持 DMA
- 中断生成

I2C0 和 I2C1 寄存器分别从地址 0x40044000 和 0x40048000 开始 (在 SDK 中定义为 I2C0_BASE 和 I2C1_BASE)。

表 8 I2C 寄存器列表

偏移地址	寄存器	描述
0x00	IC_CON	I2C 控制寄存器
0x04	IC_TAR	I2C 目标地址寄存器
0x08	IC_SAR	I2C 从机地址寄存器
0x10	IC_DATA_CMD	I2C 读/写数据缓冲区和命令寄存器
0x14	IC_SS_SCL_HCNT	Standard Speed I2C Clock SCL High Count Register
0x18	IC_SS_SCL_LCNT	Standard Speed I2C Clock SCL Low Count Register
0x1c	IC_FS_SCL_HCNT	Fast Mode or Fast Mode Plus I2C Clock SCL High Count Register
0x20	IC_FS_SCL_LCNT	Fast Mode or Fast Mode Plus I2C Clock SCL Low Count Register
0x2c	IC_INTR_STAT	标准速度 I2C 时钟 SCL 高计数寄存器
0x30	IC_INTR_MASK	标准速度 I2C 时钟 SCL 低计数寄存器
0x34	IC_RAW_INTR_STAT	快速模式或快速模式增强型 I2C 时钟 SCL 高计数寄存器

偏移地址	寄存器	描述
0x38	IC_RX_TL	快速模式或快速模式增强型 I2C 时钟 SCL 低计数寄存器
0x3c	IC_TX_TL	I2C 发送 FIFO 阈值寄存器
0x40	IC_CLR_INTR	清除组合及单独中断寄存器
0x44	IC_CLR_RX_UNDER	清除 RX_UNDER 中断寄存器
0x48	IC_CLR_RX_OVER	清除 RX_OVER 中断寄存器
0x4c	IC_CLR_TX_OVER	清除 TX_OVER 中断寄存器
0x50	IC_CLR_RD_REQ	清除 RD_REQ 中断寄存器
0x54	IC_CLR_TX_ABRT	清除 TX_ABRT 中断寄存器
0x58	IC_CLR_RX_DONE	清除 RX_DONE 中断寄存器
0x5c	IC_CLR_ACTIVITY	清除 ACTIVITY 中断寄存器
0x60	IC_CLR_STOP_DET	清除 STOP_DET 中断寄存器
0x64	IC_CLR_START_DET	清除 START_DET 中断寄存器
0x68	IC_CLR_GEN_CALL	清除 GEN_CALL 中断寄存器
0x6c	IC_ENABLE	I2C 启用寄存器
0x70	IC_STATUS	I2C 状态寄存器
0x74	IC_TXFLR	I2C 发送 FIFO 寄存器
0x78	IC_RXFLR	I2C 接收 FIFO 寄存器
0x7c	IC_SDA_HOLD	I2C SDA 保持时间长度寄存器
0x80	IC_TX_ABRT_SOURCE	I2C 发送中止源寄存器
0x84	IC_SLV_DATA_NACK_ONLY	生成从设备数据 NACK 寄存器
0x88	IC_DMA_CR	DMA 控制寄存器
0x8c	IC_DMA_TDLR	DMA 发送数据水平寄存器
0x90	IC_DMA_RDLR	DMA 发送数据水平寄存器
0x94	IC_SDA_SETUP	I2C SDA 建立寄存器
0x98	IC_ACK_GENERAL_CALL	I2C ACK 通用呼叫寄存器
0x9c	IC_ENABLE_STATUS	I2C 启用状态寄存器
0xa0	IC_FS_SPKLEN	I2C SS、FS 或 FM+ 峰值抑制限值
0xa8	IC_CLR_RESTART_DET	清除 RESTART_DET 中断寄存器
0xf4	IC_COMP_PARAM_1	组件参数寄存器 1
0xf8	IC_COMP_VERSION	I2C 组件版本寄存器
0xfc	IC_COMP_TYPE	I2C 组件类型寄存器

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 4.3 节 “I2C”。

4.9.4 SPI

W55RP20 中的两个完全相同的 SPI 控制器基于 ARM Primecell 同步串行端口 (SSP) (PL022)，并支持以下功能：

主从模式

- 具备 8 个深度的发送和接收 FIFO (先进先出) 缓冲区
- 支持中断生成，用于提供 FIFO 数据或指示错误情况
- 支持直接内存访问 (DMA)
- 可编程时钟频率
- 可编程数据大小 (4 至 16 位)

SPI0 和 SPI1 寄存器分别从基地址 0x4003c000 和 0x40040000 开始 (在 SDK 中定义为 SPI0_BASE 和 SPI1_BASE)。

表 9 SPI 寄存器列表

偏移地址	寄存器	描述
0x000	SSPCR0	控制寄存器 0
0x004	SSPCR1	控制寄存器 1
0x008	SSPDR	数据寄存器
0x00c	SSPSR	状态寄存器
0x010	SSPCPSR	时钟预缩放寄存器
0x014	SSPIMSC	原始中断掩码设置或清除寄存器
0x018	SSPRIS	原始中断状态寄存器
0x01c	SSPMIS	屏蔽中断状态寄存器
0x020	SSPICR	中断清除寄存器
0x024	SSPDMACR	DMA 控制寄存器
0xfe0	SSPPERIPHID0	外围设备识别寄存器
0xfe4	规格 1	外围设备识别寄存器
0xfe8。	SPRIPID2	外围设备识别寄存器
0xfec。	SPRIPID3	外围设备识别寄存器
0xff0	SSPPCELLID0	PrimeCell 识别寄存器
0xff4	SSPPCELLID1	PrimeCell 识别寄存器
0xff8	SSPPCELLID2	PrimeCell 识别寄存器
0xffc	SSPPCELLID3	PrimeCell 识别寄存器

欲获取更详尽的信息，请查阅 RP2040 数据表中的第 4.4 节“SPI”。

4.9.5 PWM

W55RP20 的 PWM 模块由 8 个相同通道组成。每个通道可生成两路 PWM 输出，或测量输入信号的频率及占空比。该模块最多可控制 16 路 PWM 输出，且所有 GPIO 引脚均可配置为 PWM 信号输出端口。

脉宽调制（PWM）支持通道以下功能：

16 位计数器

- 8.4 分数时钟分频器
- 两个输出通道，具有独立的占空比范围从 0% 到 100%
- 双斜坡和滞后边沿调制
- 频率测量的边沿检测输入模式
- 占空比测量的电平检测输入模式
- 可配置的计数器翻转
- 计数器翻转时的中断和 DMA 请求

PWM 寄存器起始地址为 0x40050000（在 SDK 中定义为 PWM_BASE）。

表 10 PWM 寄存器列表

偏移地址	寄存器	描述
0x00	CH0_CSR	控制和状态寄存器
0x04	CH0_DIV	INT 和 FRAC 构成一个定点分数数。
0x08	CH0_CTR	直接访问 PWM 计数器
0x0c	CH0_CC	计数器比较值
0x10	CH0_TOP	计数器包装值
0x14	CH1_CSR	控制和状态寄存器
0x18	CH1_DIV	INT 和 FRAC 构成一个定点分数数。
0x1c	CH1_CTR	直接访问 PWM 计数器
0x20	CH1_CC	计数器比较值
0x24	CH1_TOP	计数器包装值
...	...	...
0x8c	CH7_CSR	控制和状态寄存器
0x90	CH7_DIV	INT 和 FRAC 构成一个定点分数数。
0x94	CH7_CTR	直接访问 PWM 计数器
0x98	CH7_CC	计数器比较值
0x9c	CH7_TOP	计数器包装值
0xa0	EN	此寄存器为所有通道的 CSR_EN 位进行了别名设置。
0xa4	INTR	原始中断
0xa8	INTE	中断使能
0xac	INTF	中断强制
0xb0	INTS	屏蔽和强制后的中断状态

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 4.5 节“PWM（脉宽调制）”。

4.9.6 Timer

W55RP20 中的系统定时器外设为设备提供了一个全局微秒级时间基准，并基于此时间基准生成中断。该定时器支持以下功能：

64 位单计数器，每微秒计数一次

- 可通过锁存寄存器读取数据，从而能够在 32 位总线上进行读取，避免出现竞争条件
- 四个报警器
- 定时器寄存器从地址 0x40054000 开始（在 SDK 中定义为 TIMER_BASE）。

表 11 定时器寄存器列表

偏移地址	寄存器	描述
0x00	TIMEHW	写入时间 63:32 位
0x04	TIMELW	写入时间的第 31:0 位
0x08	TIMEHR	从时间 63:32 位开始读取
0x0c	TIMELR	从时间的第 31:0 位开始读取
0x10	ALARM0	设置警报 0，并配置其触发时间。
0x14	ALARM1	启动警报 1，并配置其触发时间。
0x18	ALARM2	启动警报 2，并配置其触发时间。
0x1c	ALARM3	启动警报 3，并配置其触发时间。
0x20	ARMED	指示每个的武装/解除武装状态警报。
0x24	TIMERAWH	从 63:32 位时间读取原始数据（无侧影响）
0x28	TIMERAWL	从第 31:0 位读取原始数据（无侧影响）
0x2c	DBGPAUSE	将位设置为高位，以便在以下情况下启用暂停 相应的调试端口处于活动状态
0x30	PAUSE	设置为高以暂停计时器
0x34	INTR	原始中断
0x38	INTE	中断使能
0x3c	INTF	中断强制
0x40	INTS	屏蔽和强制后的中断状态

欲获取更详尽的信息，请查阅 RP2040 数据手册中的第 4.6 节“定时器”部分。

4.9.7 Watchdog

这个监控器是一个倒计时计时器，当计时器归零时它会重启芯片。如果软件陷入无限循环无法正常运行，它能起到重启处理器的作用。程序员必须定期向监控器写入数据，以防止计时器归零。该监控器寄存器起始地址为 0x40058000（在 SDK 中定义为 WATCHDOG_BASE）。

表 12 看门狗寄存器列表

偏移地址	寄存器	描述
0x00	CTRL	监视器控制
0x04	LOAD	加载看门狗定时器。
0x08	REASON	记录上次重置的原因。
0x0c	SCRATCH0	寄存器
0x10	SCRATCH1	寄存器
...	...	...
0x28	SCRATCH7	寄存器
0x2c	TICK	控制滴答声发生器

欲获取更详尽的信息，请参阅 RP2040 数据手册中的第 4.7 节“看门狗定时器”。

4.9.8 RTC

实时时钟（RTC）以人类可读的格式提供时间，并可用于在特定时间触发中断。RTC 寄存器起始地址为 0x4005c000（在 SDK 中定义为 RTC_BASE）。

表 13 RTC 寄存器列表

偏移地址	寄存器	描述
0x00	CLKDIV_M1	1 秒计数器的除法器减 1
0x04	SETUP_0	RTC 设置寄存器 0
0x08	SETUP_1	RTC 设置寄存器 1
0x0c	CTRL	RTC 控制和状态
0x10	IRQ_SETUP_0	中断设置寄存器 0
0x14	IRQ_SETUP_1	中断设置寄存器 1
0x18	RTC_1	RTC 寄存器 1
0x1c	RTC_0	RTC 寄存器 0
0x20	INTR	原始中断
0x24	INTE	中断使能
0x28	INTF	中断强制
0x2c	INTS	屏蔽和强制后的中断状态

欲获取更详尽的信息，请查阅 RP2040 数据表中的第 4.8 节“RTC（实时时钟）”。

4.9.9 ADC

W55RP20 的内部 ADC 是一款 12 位逐次逼近型 ADC，采样速率为 500ksps。它支持四个 GPIO 输入和一个内部温度传感器输入，并且具备采样 FIFO、中断生成以及 DMA 接口等功能。

ADC 寄存器起始地址为 0x4004c000（在 SDK 中定义为 ADC_BASE）。

表 14 ADC 寄存器列表

偏移地址	寄存器	描述
0x00	CS	ADC 控制和状态
0x04	RESULT	最近 ADC 转换的结果
0x08	FCS	FIFO 控制和状态
0x0c	FIFO	转换结果 FIFO
0x10	DIV	时钟分频器
0x14	INTR	原始中断
0x18	INTE	中断使能
0x1c	INTF	中断强制
x20	INTS	屏蔽和强制后的中断状态

欲获取更详尽的信息，请查阅 RP2040 数据表中的第 4.9 节“模数转换器 (ADC)”。

4.9.10 SSI

W55RP20 半成品板上在 QSPI 引脚处集成了一个 SSI 控制器，该控制器与闪存进行通信，并且是 XIP 块的一部分。

SSI 寄存器的起始地址为 0x18000000（在 SDK 中定义为 XIP_SSI_BASE）。

表 15 SSI 注册列表

偏移地址	寄存器	描述
0x00	CTRLR0	控制寄存器 0
0x04	CTRLR1	主控制寄存器 1
0x08	SSIENR	SSI 启用
0x0c	MWCR	Microwire 控制
0x10	SER	从属启用
0x14	BAUDR	波特率
0x18	TXFTLR	TXFIFO 阈值水平
0x1c	RXFTLR	RXFIFO 阈值水平
0x20	TXFLR	TXFIFO 电平
0x24	RXFLR	RXFIFO 级别
0x28	SR	状态寄存器
0x2c	IMR	中断屏蔽
0x30	ISR	中断状态
0x34	RISR	原始中断状态
0x38	TXOICR	TXFIFO 溢出中断清除
0x3c	RXOICR	RXFIFO 溢出中断清除

偏移地址	寄存器	描述
0x40	RXUICR	RXFIFO 下溢中断清除
0x44	MSTICR	多主中断清除
0x48	ICR	中断清除
0x4c	DMACR	DMA 控制
0x50	DMATDLR	DMATX 数据电平
0x54	DMARDLR	DMARX 数据电平
0x58	IDR	识别寄存器
0x5c	SSI_VERSION_ID	版本 id
0x60	DR0	数据寄存器 0 (共 36 个)
0xf0	RX_SAMPLE_DLY	RX 采样延迟
0xf4	SPI_CTRLR0	SPI 控制
0xf8	TXD_DRIVE_EDGE	TX 驱动器边缘

4.10 TCP/IP 卸载引擎 (TOE)

W5500 是 W55RP20 系列产品中的一个嵌入式互联网解决方案，由 WIZnet 公司提供，采用了他们的硬件 TCP/IP 技术。该单芯片集成了 TCP/IP 协议处理功能以及 10/100 以太网物理层和媒体访问控制 (MAC) 模块。在 W5500 内部，具备完整的硬件逻辑和缓冲存储器，能够处理诸如 TCP、UDP、IPv4、ICMP、IGMP、ARP 和 PPPoE 等通信协议。用户可以同时操作多达 8 个独立的硬件端口。W5500 通过 SPI 接口连接到外部微控制器 (MCU)。W5500 上的 SPI 支持最大主时钟 80MHz，并且与之前的产品相比，提供了更高效的 SPI 协议，从而实现高速网络通信。此外，为了降低系统功耗，W5500 具有低功耗设计、网络唤醒 (WOL) 和关机模式等功能。

支持硬连线 TCP/IP 协议：TCP、UDP、ICMP、IPv4、ARP、IGMP、PPPoE

- 支持同时运行 8 个独立的 SOCKET
- 支持关机模式
- 支持通过 UDP 进行以太网唤醒
- 支持高速串行外设接口 (SPI 模式 0、3)
- 内置 32K 字节的缓冲区内存用于发送/接收数据
- 内置 10BaseT/100BaseTX 以太网物理层
- 支持自动协商 (全双工和半双工，10 和 100 基带)
- 不支持 IP 通道
- 3.3V 工作电压，5V I/O 信号容限
- LED 输出 (全双工/半双工、链路、速度、活动状态)

欲获取更详尽的信息，请查阅 ⁴W5500 数据手册。

⁴ W5500 Datasheet Link : <https://docs.wiznet.io/Product/iEthernet/W5500/datasheet>

5 机械标准

5.1 包装标识

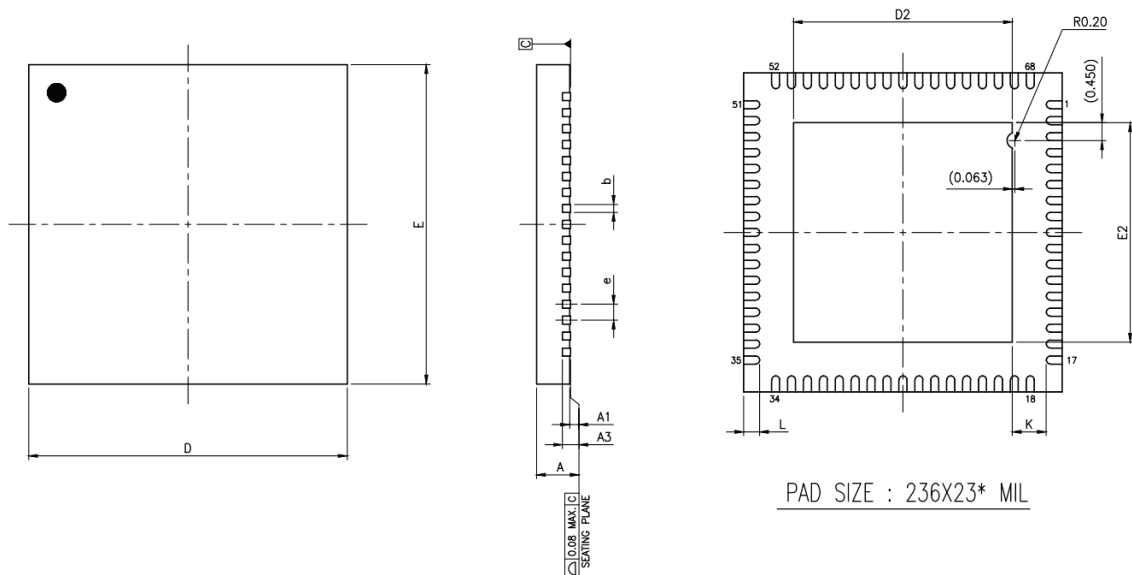


图 5 包装尺寸

表 16 QFN68 封装的不同型号

符号	毫米			英寸		
	最小值	典型值	最大值	最小值	典型值	最大值
A	0.8	0.85	0.9	0.031	0.033	0.035
A1	0	0.02	0.05	0	0.001	0.002
A3	0.203 REF			0.008 REF		
b	0.15	0.2	0.25	0.006	0.008	0.01
D	8.00 BSC			0.315 BSC		
E	8.00 BSC			0.315 BSC		
e	0.40 BSC			0.016 BSC		
L	0.35	0.4	0.45	0.014	0.016	0.018
K	-0.2	-	-	-0.008	-	-
D2	6.15	6.2	6.25	0.242	0.244	0.246
E2	6.15	6.2	6.25	0.242	0.244	0.246

5.2 推荐的 PCB 封装

TBD

5.3 焊料轮廓

防潮等级：3 级

干燥包装要求：是

表 17 焊料轮廓值

平均升温速率 (T _{smax} to T _p)	最大 3° C/秒
预热： – 温度最小值 (T_{smin}) – 温度最大值 (T_{smax}) – 时间 (t_{smin} to t_{smax})	150 °C 200 °C 60-120 秒
保持温度： – 温度 (T_L) – 时间 (t_L)	217 °C 60-150 秒
峰值/分类温度 (T _p)	260 + 0/ -5°C
实际峰值温度 (t _p) ±5° C 范围内的时间	30 秒
升温速率	最大 6 °C/秒
达到峰值温度的时间	最大 8 分钟

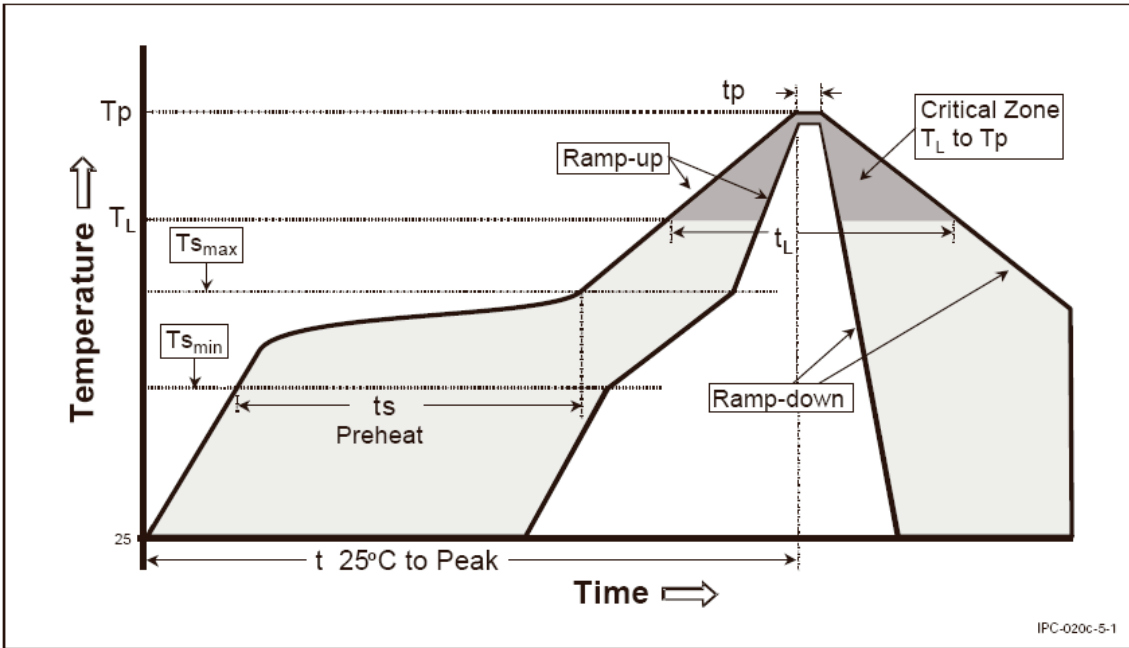


图 6 分类图谱（未按比例绘制）

5.4 电气特性

5.4.1 绝对最大额定值

表 18 数字输入/输出 (IO) 和 TOE 块的绝对最大额定值

参数	符号	最小值	最大值	单位	描述
I/O 电源电压	IOVDD	-0.5	3.63	V	
IO 电压	V _{pin}	-0.5	IOVDD + 0.5	V	
TOE 数字电源电压	VDD	-0.5	3.63	V	
TOE 模拟电源电压	AVDD	-0.5	3.63	V	

5.4.2 ESD 性能

表 19 所有引脚的 ESD 性能

参数	符号	最大值	单位	描述
人体模型	HBM	2	2kV	符合 JEDEC 规范 JS-001-2012 (2012 年 4 月)
仅限人体模型数字 (FT) 引脚	HBM	4	kV	符合 JEDEC 规范 JS-001-2012 (2012 年 4 月)
充电设备型号	CDM	500	V	符合 JESD22-C101E (12 月 2009)

5.4.3 热性能

表 20 热性能

参数	符号	最小值	典型值	最大值	单位	描述
外壳温度	T _c	-40		85	°C	

5.4.4 GPIO 电气特性

表 21 数字输入/输出特性-标准型及 FT

参数	符号	最小值	最大值	单位	描述
引脚输入泄漏	I _{IN}		1	uA	
输入电压高 @IOVDD-1.8V	V _{IH}	0.65 * IOVDD	IOVDD + 0.3	V	
输入电压高 @IOVDD-2.5V	V _{IH}	1.7	IOVDD + 0.3	V	
输入电压高 @IOVDD-3.3V	V _{IH}	2	IOVDD + 0.3	V	
输入电压低 @IOVDD-1.8V	V _{IL}	-0.3	0.35 * IOVDD	V	
输入电压低	V _{IL}	-0.3	0.7	V	

参数	符号	最小值	最大值	单位	描述
@IOVDD=2.5V					
输入电压低 @IOVDD=3.3V	V_{IL}	-0.3	0.8	V	
输入滞后电压 @IOVDD=1.8V	V_{HYS}	$0.1 * IOVDD$		V	施密特触发器已启用
输入滞后电压 @IOVDD=2.5V	V_{HYS}	0.2		V	施密特触发器已启用
输入滞后电压 IOVDD=3.3V	V_{HYS}	0.2		V	施密特触发器已启用
输出电压高 @IOVDD=1.8V	V_{OH}	1.24	IOVDD	V	IOH=2、4、8 或 12mA 取决于设置
输出电压高 @IOVDD=2.5V	V_{OH}	1.78	IOVDD	V	IOH=2、4、8 或 12mA 取决于设置
输出电压高 @IOVDD=3.3V	V_{OH}	2.62	IOVDD	V	IOH=2、4、8 或 12mA 取决于设置
输出电压低 @IOVDD=1.8V	V_{OL}	0	0.3	V	IOL=2、4、8 或 12mA 取决于环境
输出电压低 @IOVDD=2.5V	V_{OL}	0	0.4	V	IOL=2、4、8 或 12mA 取决于环境
输出电压低 @IOVDD=3.3V	V_{OL}	0	0.5	V	IOL=2、4、8 或 12mA 取决于设置
上拉电阻	R_{PU}		80	k Ω	
下拉电阻	R_{PD}		80	k Ω	
最大总 IOVDD 电流	I_{IOVDD_MAX}		50	mA	GPIO 和 QSPI 引脚提供的所有电流之和
由于以下原因导致的最大总 VSS 电流	I_{IOVSS_MAX}		50	mA	所有电流的总和 由 GPIO 和 QSPI 引脚提供源数据

表 22 USB IO 特性

参数	符号	最小值	最大值	单位	描述
引脚输入漏电流	V_{IN}		1	μA	
单端输入高电压	V_{IHSE}	2		V	
单端输入低电压	V_{ILSE}		0.8	V	
差分输入高电压	V_{IHDIFF}	0.2		V	
差分输入低电压	V_{ILDIFF}		-0.2	V	
输出高电压	V_{OH}	2.8	USB_VDD	V	
输出低电压	V_{OL}	0	0.3	V	
上拉电阻-RPU2	V_{PU2}	0.873	1.548	$K\Omega$	
上拉电阻- RPU1&2	$V_{PU\&2}$	1.398	3.063	$K\Omega$	
下拉电阻	V_{PD}	14.25	15.75	$K\Omega$	

表 23 ADC 特性

参数	符号	最小值	最大值	单位	描述
ADC 输入电压 范围	V_{PIN_ADC}	0	ADC_AVDD	V	
有效位数	ENOB	8.7		Bits	请参考 RP2040 数 据手册 4.9.3 节
分辨率			12	Bits	
ADC 输入阻抗	R_{IN_ADC}	100		$k\Omega$	

表 24 方波输入时的振荡器引脚特性

参数	符号	最小值	最大值	单位	描述
输入高电压	V_{IH}	$0.65 \cdot IOVDD$	$IOVDD+3$	V	仅适用于 XIN 引 脚, XOUT 引脚悬 空
输入低电压	V_{IL}	0	$0.35 \cdot IOVDD$	V	仅适用于 XIN 引 脚, XOUT 引脚悬 空

表 25 TOE W5500 IO 特性

参数	符号	最小值	典型值	最大值	单位	描述
引脚输入漏电流	I_L			1	μA	
高电平输入电压	V_{IH}	2.0		5.5	V	
低电平输入电压	V_{IL}	-0.3		0.8	V	
上拉电阻	R_{PU}	62	77	112	$K\Omega$	PMODE[2:0]
低电平输出电压 @ $I_{OL}=8mA$	V_{OL}			0.4	V	
高电平输出电压 @ $I_{OH}=8mA$	V_{OH}	2.4			V	
低电平输出电流 @ $V_{OL}=0.4V$	I_{OL}	8.6	13.9	18.9	mA	
高电平输出电流 @ $V_{OH}=0.4V$	I_{OH}	12.5	26.9	47.1	mA	

表 26 TOEW5500 晶体特性

参数	范围
频率	25 兆赫
频率容差 (25°C时)	$\pm 30ppm$
并联电容	最大 7pF
激励功率	59.12hW/MHz
负载电容	18pF
老化 (25°C)	$\pm 3ppm$ /年最大值

5.4.5 电源

表 27 电源规格

电源符号	供电对象	最小值	典型值	最大值	单位
IOVDD	MCU 数字输入输出	1.62	1.8 / 3.3	3.63	V
DVDD	MCU 数字内核	1.05	1.1	1.16	V
VREG_VIN	电压调节器	1.62	1.8 / 3.3	3.63	V
USB_VDD	USB PHY	3.135	3.3	3.63	V
ADC_AVDD	ADC	1.62	3.3	3.63	V
VDD、AVDD	TOE 数字和模拟电源	2.97	3.3	3.63	V

5.4.6 功耗

TBD

5.4.7 变压器特性

表 28 变压器特性

参数	发送端	接收端
圈数比	1:1	1:1
电感	350uH	350uH

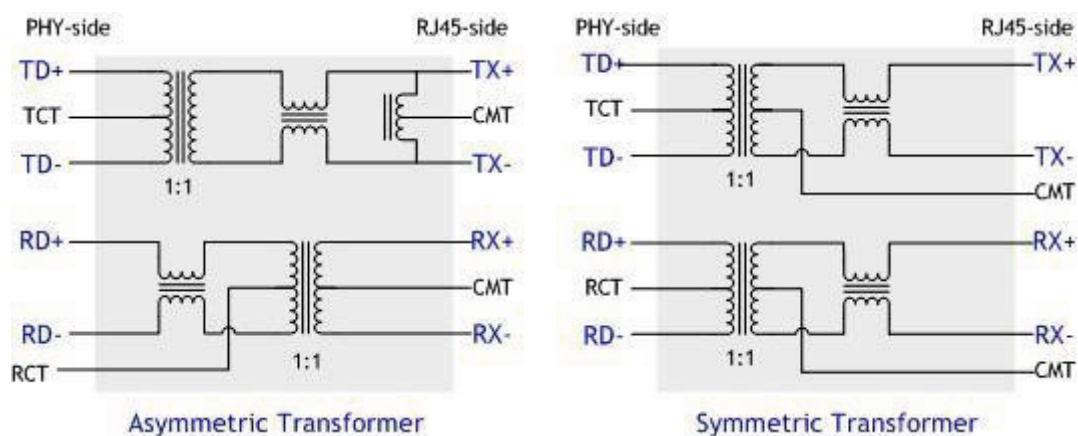


图 7 变压器类型

5.4.8 MDIX

W55RP20 不支持自动 MDIX 功能。因此，用户应使用直通线缆与其他交换机或路由器连接，并使用交叉线缆与其他设备（如服务器、工作站或另一台 W55RP20）连接。然而，用户可以使用任何一种类型的线缆连接到已启用自动 MDIX 功能的其他设备，并且接口会自动纠正任何错误的布线。

文档历史信息

版本	日期	描述
Ver. 1.0.0	2025-08-27	第一版发布

版权声明

Copyright 2024 WIZnet H.K. Limited 版权所有
技术支持:support@wiznet.hk
销售 & 代理:sales@wiznet.hk
更多信息, 请登录:<https://www.wiznet.io>